

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2001-352007  
(P2001-352007A)

(43) 公開日 平成13年12月21日 (2001. 12. 21)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テマコード* (参考)
H 0 1 L 23/12	5 0 1	H 0 1 L 23/12	5 0 1 B 5 E 3 1 5
		H 0 5 K 1/05	B 5 E 3 3 6
H 0 5 K 1/05		1/18	P 5 E 3 4 6
1/18		3/46	Q
3/46			N
審査請求 未請求 請求項の数 5 O L (全 9 頁) 最終頁に続く			

(21) 出願番号 特願2000-172206 (P2000-172206)

(22) 出願日 平成12年6月8日 (2000. 6. 8)

(71) 出願人 000002118

住友金属工業株式会社

大阪府大阪市中央区北浜4丁目5番33号

(72) 発明者 赤穂 和則

兵庫県尼崎市扶桑町1番8号 住友金属工業株式会社エレクトロニクス技術研究所内

(74) 代理人 100081352

弁理士 広瀬 章一

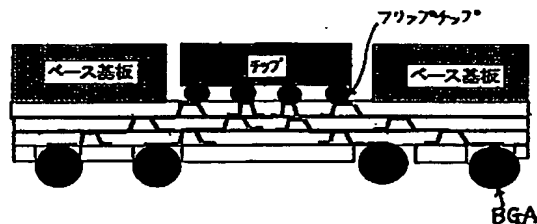
最終頁に続く

(54) 【発明の名称】 多層配線基板とその製造方法及びそれを用いた接続構造

(57) 【要約】

【課題】 ソリが抑制され、高密度フリップチップ実装が可能で、チップの高速化に対応可能で、パッケージの薄型化が可能な新規構造の多層配線基板を少ない工数で製造する。

【解決手段】 半導体チップより大きな貫通孔を有するベース基板の片面にビルドアップ法により絶縁体層と配線を積み上げ、貫通孔内に半導体チップをフリップチップ実装する。ベース基板の材料として、銅等の金属、セラミックス、または高強度樹脂を使用することができ、ベース基板が薄くてもビルドアップ後のソリを抑えることができる。スルーホールがないので工数が少なく、低インダクタンスとなる。ベース基板が金属板であると、パッケージの放熱性が高まる。



## 1

## 【特許請求の範囲】

【請求項 1】 下記を含むことを特徴とする多層配線基板：

- (a) 内部に半導体チップを収容できる大きさの少なくとも 1 つの貫通孔を有するベース基板、
- (b) 前記ベース基板の貫通孔を含む 2 面の一方の面に配置された、内部に配線を有する絶縁層、
- (c) 前記貫通孔内に露出している前記絶縁層の面に形成された第 1 の電極群、および (d) 前記絶縁層の前記第 1 の電極群が形成された面と反対側の面に形成された、前記第 1 の電極群と電気的に接続された第 2 の電極群。

【請求項 2】 前記絶縁層がビルドアップ法により形成されたものである、請求項 1 記載の多層配線基板。

【請求項 3】 前記ベース基板が金属板である、請求項 1 または 2 記載の多層配線基板。

【請求項 4】 ベース基板に半導体チップを収容できる大きさの少なくとも 1 つの貫通孔を形成する工程、および前記ベース基板の貫通孔を含む 2 面の一方の面に、ビルドアップ法により、内部に配線を有する絶縁層を形成する工程、

を含むことを特徴とする、請求項 2 または 3 記載の多層配線基板の製造方法。

【請求項 5】 請求項 1 ないし 3 のいずれかに記載の多層配線基板を用いた接続構造であって、前記ベース基板の前記貫通孔内に収容された半導体チップが、前記絶縁層の前記第 1 の電極群にフリップチップ接続されていることを特徴とする、接続構造。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、新規な構造を持つ多層配線基板と、その製造方法およびそれを利用した接続構造に関する。本発明の多層配線基板は、半導体パッケージの薄型化、高速化、高密度化に対応でき、従来より少ない工数で製造できるので製造コスト削減が期待できることから、特にパーソナルコンピュータ等に搭載される MPU の半導体パッケージに使用するのに適している。

## 【0002】

【従来の技術】近年の半導体チップの高性能化と小型化に伴い、半導体チップを搭載する基板については、配線密度の高密度や多ピン化がますます重要となっている。現在実用化されている高密度実装基板の 1 例として、図 3 に示すようなビルドアップ基板がある。

【0003】ビルドアップ基板は、スルーホールを設けたベース基板の両面に、層間接続をしながら絶縁体層（樹脂層）と導体層（配線）を順に積み上げて（ビルドアップして）多層化する方法で作られる。配線密度の高いビルドアップ基板は、セミアディティブ法と呼ばれる方法で配線パターンを形成するのが一般的である。

【0004】このセミアディティブ法の 1 例について、

## 2

図 4 を参照して説明する。ガラスエポキシ等の適当な絶縁材料からなるベース基板を用意する。高度の耐熱性が要求される場合には、エポキシ樹脂の代わりに、ポリイミド、BT レジン等のより耐熱性の高い熱硬化性樹脂を使用することもある。ベース基板は、表面と裏面との導通のために適当な間隔でスルーホール（例、直径 300  $\mu$  m）が形成されており、スルーホールの側面と表裏面のスルーホール周囲は導体層の銅で被覆され、必要な配線が形成されている [図 4 (a)]。

10 【0005】ここまで処理されているベース基板が市販されているのでそれを利用してもよく、或いは銅張り積層板から出発して、ドリル加工（通常は複数の積層板を重ねて一度に行う）によるスルーホールの形成、スルーホールを含めた表面の無電解銅めっき、銅配線パターン形成（後述する ～ の工程）の各段階を経て、ベース基板を作成することもできる。

20 【0006】このベース基板の両面に、次の ～ の工程を経て樹脂層（絶縁体層）と配線（導体層）を形成する。図の簡略化のために、図 4 にはベース基板の片面だけを示したが、実際には、図 3 に示すように、ベース基板の両面に絶縁体層と配線が形成される。

【0007】ベース基板の銅配線粗化：ベース基板の銅配線の表面を、その上に乗る絶縁体層との密着性を確保するために粗化する [図 4 (b)]。この粗化は、一般に黒化処理またはエッチング粗化により行われる。黒化処理は、銅表面を酸化剤で化学的に酸化させて、銅表面を粗化させる処理である。エッチング粗化は、銅の粒内部分と粒界とのエッチング速度の差を利用して粗化するものである。

30 【0008】絶縁体層の形成：適当な熱硬化性樹脂シートを積層して絶縁体層を形成する [図 4 (c)]。熱硬化性樹脂としては、ベース基板と同様に、エポキシ、BT レジン、ポリイミド等が使用でき、シート厚みは 30～45  $\mu$  m 程度である。積層は、真空ラミネータを用いて、例えば、温度 80℃、加圧力 200 kPa 程度で行う。積層後、加熱して樹脂シートを熱硬化させる。加熱温度はエポキシ樹脂の場合で 150～170℃程度である。樹脂シートを積層する代わりに、熱硬化性樹脂液を塗布し、加熱して塗膜を乾燥および熱硬化させて、樹脂からなる絶縁体層を形成することもできる。

40 【0009】絶縁体層のビア形成：樹脂シートからなる絶縁体層に上下間の配線形成のためのビアを形成する [図 4 (c)]。ビアは例えば直径が 80  $\mu$  m であり、図示のように、炭酸ガス (CO<sub>2</sub>) レーザーといった適当なレーザー加工により形成することができる。炭酸ガスレーザー加工条件は、例えば、出力 0.3～2.0 mJ/ショット、1 ビア当たりのショット数 2～3、パルス幅 5～20 ms である。

50 【0010】工程 および に関して、予めビアがパンチング（例、NCパンチ）により形成されている熱硬化

性シートを工程 3 に使用して積層し、熱硬化させることにより、工程 3 を省略することができる。また、周知のように、レーザー加工によりビアを形成する代わりに、工程 3 で感光性樹脂のシート積層または塗布により絶縁体層を形成し、フォトリソグラフィ技術を利用して、画像形成露光と現像により絶縁体層にビアを形成することもできる。

【0011】 絶縁体層のデスミア処理：ビアを形成した樹脂シート（絶縁体層）のデスミア処理を行う〔図4(d)〕。デスミア処理は、レーザー加工後にビア底に残った樹脂残渣を除去すると同時に、樹脂シートの表面を粗化して、その上に形成する配線との密着性を高めるための処理である。デスミア処理は、例えば、60～80℃で5分間溶剤処理して樹脂表面を膨潤させた後、アルカリ性過マンガン酸カリウム溶液（ $\text{KMnO}_4 + \text{NaOH}$ ）を用いて80℃で5～20分間処理して表面を粗化させ、最後に酸で中和（80℃、5分間）することにより行われる。

【0012】 無電解銅めっき：電気めっきの導通を確保するために、ベース基板の両面に無電解銅めっき（0.3～1.5  $\mu\text{m}$ 厚）を施して、樹脂シート表面とビア側面に金属層を形成する〔図4(e)〕。

【0013】 めっきレジスト形成：必要な配線部とビア側面だけに電気銅めっきが析出するように、不要部分をめっきレジストで被覆する〔図4(f)〕。このめっきレジストは、感光性のめっきレジスト用ドライフィルを無電解銅めっき上に積層し、画像形成露光し、現像（例、1%炭酸ソーダ）することにより形成することができる。塗布型の湿式レジストも使用可能である。

【0014】 電気銅めっき：無電解銅めっきを電気めっきの導通に利用して電気銅めっきを行い、めっきレジストにより形成されたミゾ部とビア側面（めっきレジストで被覆されていない部分）だけに銅を析出させる〔図4(f)〕。例えば、電流密度1 A/dm<sup>2</sup>で1時間程度の電気銅めっきを行って5～20  $\mu\text{m}$ 厚の電気銅めっき層を形成する。

【0015】 めっきレジストの剥離とマイクロエッチング：めっきレジストを10%NaOH水溶液で溶解させて剥離した後、めっきレジストの剥離により露出した非配線部分の無電解銅めっきを、硫酸+過酸化水素系のマイクロエッチング液で除去する。それにより、電気銅めっきで形成された配線が絶縁体層上に残る〔図4(g)〕。

【0016】 配線粗化：銅配線（導体層）を、次回に形成する絶縁体層との密着性確保のために、表面粗化する〔図4(g)〕。この配線粗化は、上記に記載したようにして実施することができる。

【0017】 以上の操作で、1層の絶縁体層と配線のビルドアップが完了する。後は、上記の 3 の工程を繰り返して、ベース基板の両面に必要な数の絶縁体層と導体層を順に積み上げていくと、図3に示すようなビルドアップ基板が完成する。ビア径が小さく、配線エリアの

大きい基板とすることができるので、配線の高密度化が可能となる。

【0018】 このビルドアップ基板の片面に、LSI等の半導体チップが実装される。ビルドアップ基板の場合、半導体チップとの接続は、図3に示すように、ハンダバンプからなる電極を介したフリップチップ接続により行うのが普通である。基板の反対側には、マザーボードへの搭載のための電極が配置される。図示例では、BGA（ボールグリッドアレイ）パッケージとして使用できるように、フリップチップ用電極より大きなハンダバンプ（ハンダボールと呼ばれる）からなる電極が、基板の反対側の面に設けられている。このマザーボード接続用の電極群と、半導体チップ接続用の電極群との電気的接続は、ベース基板に設けたスルーホールとその両面のビルドアップ層を経由して確保される。

【0019】

【発明が解決しようとする課題】 電子機器の小型化、薄型化のニーズは強く、基板と半導体チップを含めた半導体パッケージの厚みを小さくすることが求められている。一方、半導体チップの高集積化、高速化に伴って発熱量が増大し、半導体チップ上にヒートシンクなどを設けて放熱させる必要性が出てきているため、ヒートシンクを含めた全体の厚みが大きくなっている。従って、薄型化のニーズに対応するには、ベース基板を薄くすることが求められる。

【0020】 しかし、従来のビルドアップ基板では、ベース基板を薄くすると、ソリ量（図5を参照）が大きくなり、基板のソリのために、特に微小なハンダバンプで接続する半導体チップとのフリップチップ接続に不具合を生じる。このソリの原因は次のように推測される。

【0021】 ビルドアップ基板では、前述したように、ベース基板を中間にして、その両面に薄い絶縁体層と導体層とを積み上げていくので、一見するとベース基板を中心として対称構造のように見える。しかし、絶縁体層に形成されるビアの密度は両面で大きく異なり、図3で上面となる、チップ実装側（フリップチップ側）の面のビア密度は、下面のマザーボード接続側（BGA側）の面の10倍近いビア密度となる。従って、実際にはビルドアップ基板の上面と下面では、配線密度が異なるなど、構造が異なっている。

【0022】 また、ビルドアップ基板の強度や剛性は主にベース基板により支えられるが、ベース基板に使用する樹脂の強度がそれほど高くない。高強度の樹脂を使用すると、ドリル加工による微細なスルーホールの形成が困難となるからである。つまり、ビルドアップ基板では、あまり強度の高くないベース基板の両面に異なる構造の層が積層されているため、ソリが発生し易い。

【0023】 ビルドアップ基板のソリは、ガラスエポキシ製のベース基板の場合で、その厚みが0.4 mm(400  $\mu\text{m}$ ) 以下の場合に顕著となる。このような薄いベース基

板では、その両面に絶縁体層や導体層を4～5層ずつビルドアップした場合、ソリ量が規格で定められている許容範囲（最大250 μm）を超えてしまう。

【0024】ベース基板の厚みを0.6～1.2 mm(600～1200 μm)まで大きくすれば、両面に4層ずつビルドアップした場合に、ソリ量は許容範囲に収まる。そのため、現状では、ベース基板は800 μm前後の厚みとすることが多い。しかし、ベース基板を厚くすると、基板の厚みや、半導体チップを実装した時の半導体パッケージの厚みが大きくなって、電子機器の薄型化のニーズに応えることができない。

【0025】ベース基板を厚くすると、基板の性能上にも問題が出てくる。例えば、一度にドリル加工する重ね枚数が少なくなるので、工数が増える。また、ベース基板が厚いと、スルーホール形成時のドリル加工性が低減し、スルーホールの密度や径に限界を生ずるため、配線密度がドリル径で制限されることになり、基板の高密度化に十分に対応できない。さらに、スルーホールが長くなって抵抗が大きくなり、インダクタンスが大きくなるため、半導体チップの高速化に対して基板が対応できなくなる。

【0026】本発明は、ソリが抑制され、高密度フリップチップ実装が可能で、かつ半導体チップの高密度化と高速化に対応可能な多層配線基板を安価に製造すること、および全体として半導体チップの実装厚みを薄くすることが可能な多層配線基板とそれを利用した接続構造を提供することを課題とする。

【0027】

【課題を解決するための手段】従来のビルドアップ基板では、ベース基板を中心に配置し、その両面に絶縁体層と配線をビルドアップしていた。

【0028】本発明によれば、図1に示すように、ベース基板に設けた貫通孔に半導体チップを収容し、このベース基板の片面だけに、半導体チップとマザーボードとの接続に必要な配線を有する絶縁層をビルドアップ法等により形成する。半導体チップとの接続に必要なフリップチップ接続用の電極は、貫通孔の内部に露出している絶縁層の面に形成する。絶縁層の反対側（ベース基板と接触していない方）の面には、従来と同様に、マザーボード接続用の電極（図示例ではBGA）が形成される。

【0029】即ち、本発明の多層配線基板は下記を含むことを特徴とする：

(a) 内部に半導体チップを収容できる大きさの少なくとも1つの貫通孔を有するベース基板、(b) 前記ベース基板の貫通孔を含む2面の一方の面に配置された、内部に配線を有する絶縁層、(c) 前記貫通孔内に露出している前記絶縁層の面に形成された第1の電極群、および(d) 前記絶縁層の前記第1の電極群が形成された面と反対側の面に形成された、前記第1の電極群と電氣的に接続さ

れた第2の電極群。

【0030】好ましくは、前記絶縁層はビルドアップ法により形成され、前記ベース基板は金属板である。なお、本明細書において、「絶縁層」とは、ベース基板の表面に形成された、内部に配線を有する絶縁体の層の全体（多層が普通であるが、単層でもよい）を意味し、1回の積層または塗布により形成される個々の絶縁体の層を「絶縁体層」と称することにする。

【0031】この多層配線基板は、下記工程を含むことを特徴とする方法によって製造される：ベース基板に半導体チップを収容できる大きさの少なくとも1つの貫通孔を形成する工程、および前記ベース基板の貫通孔を含む2面の一方の面に、ビルドアップ法により、内部に配線を有する絶縁層を形成する工程。

【0032】この多層配線基板を用いて、前記ベース基板の前記貫通孔内に収容された半導体チップが、前記絶縁層の前記第1の電極群にフリップチップ接続されていることを特徴とする接続構造を構築することができる。

【0033】本発明では、ベース基板をくり抜いて形成した貫通孔の内部に半導体チップがはめ込まれた形となる。従って、ベース基板と半導体チップは、従来のように上下方向に重なるのではなく、両者が同じ高さの中に配置される。そのため、ベース基板の厚みを、大きなソリが発生しない厚みまで大きくしても、パッケージ全体の厚みは小さく抑えられる。即ち、薄型の高密度フリップチップ実装パッケージを、許容できない大きなソリを発生しないようにして作製することが可能となる。

【0034】また、半導体チップ接続用の第1の電極群（図示例ではフリップチップ電極）とマザーボード接続用の第2の電極群（図示例ではBGA電極）との電氣的接続は、従来のビルドアップ基板のようにベース基板を貫通するスルーホールを経由することなく、ベース基板の片面に形成した絶縁層（ビルドアップ層）だけを經由して達成される。即ち、スルーホールの分だけ配線が短くなる。従って、この電氣的接続のための配線のインダクタンスが小さくなり、半導体チップの高速化に対応可能となる。同時に、ベース基板を貫通するスルーホールを形成するための高精度のドリル加工やその後のスルーホールめっきや基板上の銅配線の形成工程が不要となり、工数が削減できるので、多層配線基板を従来より低コストで製造することができる。

【0035】しかも、このベース基板として、熱の良導体である銅等の金属を使用できる。それにより、ベース基板が半導体チップの放熱に寄与するため、パッケージの放熱性が改善される。また、金属製ベース基板は樹脂製より高強度であるので、ベース基板を薄くしても、ビルドアップ後の基板のソリを抑えることができるので、パッケージをさらに薄型化することができる。樹脂質のベース基板を使用する場合でも、スルーホール形成のための高精度のドリル加工がなくなるので、高強度の樹脂

## 7

を使用することができ、やはり基板が薄くてもソリを抑えることができる。

## 【0036】

【発明の実施の形態】本発明の多層配線基板とその製造方法について、以下に図1および2を参照しながら説明する。

【0037】まず、ベース基板を用意する。従来のビルドアップ法で使用するベース基板は多数のスルーホールを有し、基板の両面には、スルーホールを経由して接続された配線（導体層）が形成されている。従って、ベース基板は絶縁材料から形成する必要がある。

【0038】本発明で使用するベース基板は、半導体チップを収容するための貫通孔を有するだけでよい〔図2(a)〕。この基板は、内部に半導体チップを収容するための貫通孔を提供する機能と、ビルドアップ法等により形成される絶縁層を支持するための支持体としての機能を果たす。即ち、ベース基板には電気的接続のための配線が形成されない。そのため、ベース基板の材料は絶縁体と導体のいずれでもよい。

【0039】ベース基板の素材は、例えば、金属（銅、鉄、ステンレス鋼、ニッケル）、樹脂（例、ガラス布にエポキシ、熱硬化性ポリイミド、BTレジン等を含浸させて熱硬化させたガラス強化樹脂）、セラミックス（例、アルミナ、ガラスセラミックス、窒化アルミニウム）などから選ぶことができる。平坦度が高く、高強度のシート材料を使用することが好ましい。前述したように、樹脂の場合は高強度のものを使用することが好ましい。

【0040】熱の良導体である銅等の金属からベース基板を形成すると、半導体チップからの発熱の放熱性が高まる。銅等の金属材料は、従来のビルドアップ基板ではベース基板に使用することができなかったため、金属材料をビルドアップのベース基板に使用できることは本発明に固有の利点である。金属製のベース基板は、放熱性に加えて、薄くても高強度であり、ソリに耐える点でも有利である。

【0041】ベース基板の厚みは、片面に絶縁層を形成した後の多層配線基板のソリが許容範囲内におさまるように設定する。この厚みは、ベース基板の素材によって異なるので、実験により決めればよい。目安として、銅のような金属製またはセラミックス製のベース基板では、0.3 mm (300 μm) 以上の厚みとすればよい。ガラスエポキシ製の場合には0.6 mm (600 μm) 以上とすることが好ましい。半導体チップは、ベース基板の貫通孔の内部に完全に収容する必要はなく、ベース基板の高さより突出してもよい。従って、ベース基板の厚みは、チップより厚くても、薄くてもよい。

【0042】ベース基板の貫通孔の大きさは、その内部に半導体チップを収容できるように、半導体チップより大きくする。半導体チップが角型の場合には貫通孔も同

## 8

形状の角型とすることが好ましく、チップを貫通孔内に収容した時に、チップの周囲に 0.2~1.0 mm 程度の隙間が残るような寸法が適当である。貫通孔は、その金属板に搭載する半導体チップの数だけ形成する。従って、1個の場合と複数個の貫通孔を形成する場合がある。貫通孔の壁面は基板面に垂直である必要はなく、底面が上面よりやや小さい台形型や、壁面に段差を設けた貫通孔とすることもできる。

【0043】貫通孔はベース基板の材質に応じて適当な方法で形成すればよい。例えば、銅板のような金属板の場合には、ドリル加工またはパンチングによる穴あけが簡便であるが、適当なレジストで被覆してからエッチングする方法も採用できる。ガラスエポキシのような樹脂板の場合には、ドリル加工、パンチング、レーザー加工により貫通孔を形成することができる。セラミックス板は、焼成前に貫通孔の部分をパンチング等により穴あけしておいてから焼成すればよい。

【0044】本発明で使用するベース基板の貫通孔は、従来のベース基板に形成するスルーホールに比べて非常に大きく、個数が極めて少ないので、高い位置精度を必要とせず、貫通孔の形成作業は非常に容易である。また、スルーホールに必要であった、デスミア処理、銅めっき、ベース基板上の配線の形成といった作業が不要となる。従って、ベース基板の作製に必要な工数が大幅に削減され、しかも作業が容易となる。

【0045】この貫通孔を有するベース基板の片面に、内部に配線を有する絶縁層を形成する。この絶縁層はビルドアップ法により形成することが好ましく、特に前述したセミアディティブ法により絶縁体層と導体層を積み上げる方法が好ましい。以下では、この方法について説明するが、絶縁層の形成方法はこれに限られるものではない。

【0046】まず、貫通孔を有するベース基板の片面に熱硬化性または感光性樹脂シートを積層し、熱硬化性樹脂シートの場合には加熱して樹脂を熱硬化させ、絶縁体層を形成する〔図2(b)〕。ベース基板が貫通孔を有するので、樹脂液の塗布による手法で絶縁体層を形成する方法は適当ではない。

【0047】貫通孔部分の絶縁層の上に半導体チップが乗るので、樹脂シートは強度確保の点から熱硬化性樹脂または光硬化性樹脂から構成することが好ましい。熱硬化性樹脂の場合、樹脂の種類や硬化温度、シートの厚み、積層条件は、例えば、前述した従来法の工程と同様でよい。光硬化性樹脂のシートとしては、例えば、エポキシ樹脂シートが使用できる。

【0048】樹脂シートの密着性を高めるため、ベース基板に予め表面粗化処理を施しておくことが好ましい。このベース基板の粗化は、ベース基板の材質に応じて適当な方法を採用すればよい。例えば、銅板の場合には、前述した従来法の工程と同様の粗化処理（黒化または

エッチング)を採用すればよい。樹脂板の場合には従来法の工程のデスマ処理により粗化することができる。

【0049】このベース基板に積層した樹脂シート(絶縁体層)にビアを形成する[同じく図2(b)]。樹脂シートが熱硬化型である場合には、従来法の工程で説明したようなレーザー加工によりビアを形成することができる。あるいは、予め熱硬化性樹脂シートにNCパンチ等によりビアとなる孔を形成しておき、この有孔の熱硬化性樹脂シートを積層し、熱硬化させることで、ビア形成工程を省略することができる。光硬化性樹脂シートの場合には、フォトリソグラフィ法により画像形成露光と現像によりビアを形成すればよい。

【0050】その後、前述した～の工程を経て、絶縁体層に配線を形成する[図2(c)]。即ち、絶縁体層の樹脂シートを粗化し、無電解銅めっきによりビア側面と絶縁体層の表面を銅で被覆し、絶縁体層表面の非配線部にめっきレジストを形成し、配線部に電気銅めっきにより銅を析出させて配線(導体層)を形成し、めっきレジストを剥離し、露出した非配線部の無電解銅めっきをマイクロエッチングにより除去し、銅配線を粗化する。

【0051】工程のめっきレジストは、貫通孔の内部に露出している第1層目の絶縁体層の面も覆うように、両面に形成する。この貫通孔内に露出している絶縁体の表面にも配線を形成するのであれば、貫通孔内のめっきレジストも露光・現像によりパターン化する。

【0052】その後、上記と同様に、2層目の熱硬化性または光硬化性樹脂シートを積層し、ビアおよび配線を形成して、2層目の絶縁体層と配線を作製する[図2(d)]。この操作を繰り返して、必要な数の絶縁体層と配線(導体層)をビルドアップし、内部に配線を有する多層の絶縁層を形成する。ビルドアップする絶縁体層の数は、従来のベース基板の両面にビルドアップする場合のチップ実装側の面の積層数とほぼ同じでよい(即ち、BGA側の片面分の積層が不要となる)。ベース基板の片面のみに積層しても、ベース基板の強度が高いため、ソリの発生は抑制される。

【0053】ビルドアップが終了したら、常法に従って、絶縁層の表面に現れている配線部を被覆するように無電解めっきによりNiとAuをめっきし、その上に形成するハンダバンプ等の電極の接合性を確保する。

【0054】その後、貫通孔内に露出している絶縁層の面の配線上に、半導体チップとのフリップチップ接続用の第1の電極群(ハンダバンプ等の金属バンプ)を形成し、反対側の絶縁層の面(ベース基板と接触していない側の絶縁層の面)には、マザーボードとの接続用の第2の電極群(BGA用ハンダバンプまたは他の金属のバンプ)を形成する[図2(e)]。これらは常法に従って、例えば、フリップチップ接続用ではハンダ印刷(或いはハ

ンダめっき)とリフロー加熱、BGA用ではフラックス塗布、ハンダボール搭載機によるハンダボールの搭載、リフロー加熱により行うことができる。こうして、本発明に係る多層配線基板が完成する。

【0055】上記工程において、第1の電極群は貫通孔内に形成されることになるが、作業に特に問題はなく、従来と同様に実施することができる。例えば、フリップチップ接続用のハンダ印刷は、位置が多少ずれて印刷されても、リフロー時に熔融ハンダは予め形成されたパッド上に乗る。第1の電極群をハンダめっきにより形成する場合でも、めっきレジストに用いるドライフィルムの厚みを50 $\mu$ m程度にすると、支障なく作業できる。仮に、貫通孔の縁の部分にフィルムが完全に付着しなくても、フィルムにあげためっきすべき穴は中心部だけであるので、めっき液は縁に入らず、きちんとハンダめっきできる。

【0056】この多層配線基板では、図1に示すように、ベース基板の貫通孔の内部に半導体チップが収容され、絶縁層の配線とフリップチップ接続等により接続されるので、図3に示すような従来のビルドアップ基板に半導体チップを搭載した場合に比べて、ほぼベース基板の厚みの分だけ薄くなった半導体パッケージとなる。

【0057】

【実施例】ベース基板として厚みが400 $\mu$ mの銅板を使用した。この銅板のサイズは、30mm角の正方形パッケージが4個取りできるよう100mm角の正方形であった。この銅板に、半導体チップが入る2mm角の正方形貫通孔を、各パッケージ領域の中央に1個ずつ、合計4個形成した。貫通孔の形成はエッチング法により行った。即ち、基板の両面に感光性樹脂からなるドライフィルムを積層し、露光と現像により、ドライフィルムに貫通孔に対応した穴パターンを形成し、塩化第二鉄と塩酸の水溶液を用いて銅板をエッチングした。エッチングには、硫酸と過硫酸ナトリウムの水溶液を用いてもよい。

【0058】貫通孔の形成後、硫酸と過酸化水素の水溶液を用いたエッチング粗化により銅板の表面を粗化した。この銅板の貫通孔に、同じ厚みの1.9mm平方の銅板片を挿入して、貫通孔を塞いだ後、ベース基板の片面に30 $\mu$ m厚の熱硬化性エポキシ樹脂シートを積層した。この銅板片の挿入は、樹脂シートを積層時に押圧した時にシートを平らに保持するのを助けるが、必ずしも必要ではなく、銅板片で貫通孔を塞がなくても、樹脂シートを平らに積層することができる。樹脂シートの積層は、90℃で10Paの加圧力を30秒間押圧することにより行った。その後、170℃の電気オープンで30分間加熱して、樹脂を熱硬化させた。放冷後、貫通孔に挿入した銅板片を取り出した。

【0059】熱硬化した樹脂シート(絶縁体層)の所定位置に、炭酸ガスレーザーによるレーザー加工により、70 $\mu$ m径のビアを形成した。加工条件は、レーザー出力

0.4mJ/ショット、1ビア当たりのショット数3、パルス幅5〜20msであった。レーザーは銅板とは反対側の面に照射した。

【0060】ビア形成後、従来技術に説明したように、溶剤膨潤、アルカリ性過マンガン酸カリウム水溶液処理、酸中和からなるデスミア処理を行って、ビア底に残る樹脂残渣を除去し、樹脂シート層の表面とビア側面を粗化した。過マンガン酸水溶液による処理は80℃で20分間行った。

【0061】次に市販の無電解銅めっき液を使用して、40℃で15分間の無電解銅めっきを行い、厚み0.6μmの銅めっき層を樹脂シート表面とビア側面に形成した。その後、電気銅めっきで配線部だけに銅が析出するように、ドライフィルム法でめっきレジストを形成した。即ち、樹脂シートの銅板と接触している面の銅板貫通孔内に露出している部分と、樹脂シートの反対側の面（銅板と接触していない面）の全面に、めっきレジストのドライフィルム（40μm厚）を積層し、露光（露光量90mJ）と現像（1%炭酸ソーダ水溶液）を経て、配線部となる部分のレジストを除去し、銅めっきが析出できる配線用のミゾを樹脂シートの両面に形成した。

【0062】続いて、無電解銅めっきを導通に利用して、温度30〜50℃、電流密度0.5〜1A/dm<sup>2</sup>で1〜2時間の電気銅めっきを行い、めっきレジストのミゾ部を埋めるように銅を析出させた。その後、10%NaOH水溶液で処理してドライフィルムを剥離し、この剥離により露出した非配線部の無電解銅めっきを、硫酸／過酸化水素水によるマイクロエッチングにより除去し、1層の銅配線を形成した。

【0063】上述した銅表面の粗化からマイクロエッチングまでの処理を合計4回繰り返して、各4層の絶縁体層と配線を順に積み上げ、内部に配線を有する多層絶縁層を形成した。但し、2回目以降は、貫通孔内のドライフィルムに配線パターンを形成しなかった。最後に、絶縁層の表面に露出している配線部を覆うように無電解Niめっきおよび無電解Auめっきを行った後、ハンダ印刷とリフロー（300℃、5分）により、銅板の貫通孔内に露出している絶縁層の配線に接続するようにフリップチップ用のハンダバンプ（直径150μm）を形成した。絶縁層の反対側の面には、フラックス塗布、搭載機でのハンダバンプの搭載、リフローにより、BGA用ハンダバンプ（直径600μm）を形成した。最後に、30mm角の正方形に切断して、図1に示す構造を持つ多層配線基板を完成させた。

【0064】得られた30mm角の多層配線基板のソリ量（図5を参照）を測定したところ、180μmであり、許容範囲内であった。比較のために、各種厚みのガラスエポキシのベース基板の両面に、上記と同様にして、3層ずつエポキシ樹脂シートと配線をビルドアップして、従来例のビルドアップ基板を作製した。配線密度は本発明

例と同一にした。同じ30mm角の正方形の得られた従来のビルドアップ基板のソリ量を、上述した本発明例のソリ量と一緒に、表1に示す。

【0065】

【表1】

種 別	ベース基板厚み	ソリ量
従来例	200 μm	500 μm
	300 μm	350 μm
	600 μm	250 μm
	800 μm	230 μm
	1200 μm	220 μm
本発明例	400 μm	180 μm

表1からわかるように、従来のビルドアップ多層配線基板では、両面にビルドアップ層を形成して、厚み方向に対称の構造であるにもかかわらず、ベース基板の厚みを600μm以上に厚くしないと、ソリ量を許容範囲（250μm以下）にすることができない。また、ベース基板を1200μmと厚くしても、ソリ量は220μmまでにしか小さくできない。しかも、多層配線基板の上に半導体チップを搭載するので、パッケージの厚みはさらに大きくなる。

【0066】本発明例では、ベース基板の厚みが400μmと薄く、この基板の片面だけに樹脂質のビルドアップ層を形成して、非対称の構造にしたにもかかわらず、ベース基板として樹脂より高強度の銅板を使用したため、ソリ量が180μmと非常に小さくなった。しかも、この薄いベース基板の厚みの中に半導体チップが搭載され、ビルドアップの積層数も従来法より少なくなるので、パッケージ全体の厚みは著しく薄くなる。

【0067】

【発明の効果】本発明により下記の効果が得られる。

(1) ベース基板の貫通孔の内部に半導体チップを搭載するため、ベース基板の厚みが従来と同じでも、パッケージ全体の厚みが薄くなる。

【0068】(2) ベース基板が絶縁体である必要がなく、ベース基板に微細なドリル加工を必要とするスルーホール形成を行わないので、金属、セラミックス、高強度樹脂といった高強度材料をベース基板に使用することができる。その結果、ベース基板を薄くしても、ソリの発生が抑えられるため、パッケージをさらに薄型化できる。

【0069】(3) 従来のビルドアップ用ベース基板に必要であった、高い位置精度で多くのスルーホールをドリルで形成する工程が不要となり、工数が削減される。

(4) 片面ビルドアップであるため、ビルドアップの積層数が従来法より少なくすみ、ビルドアップの工数（特に時間のかかるレーザー加工の工数）が少なくなり、所

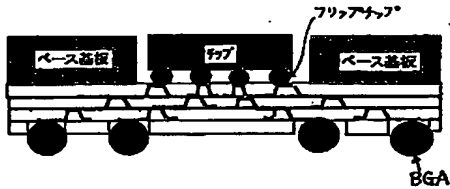
要時間も短縮される。

【0070】(5) ベース基板を貫通するスルーホールを経由せずに半導体チップとマザーボードとが接続されるので、インダクタンスが低減し、半導体チップの高速化に対応可能である。

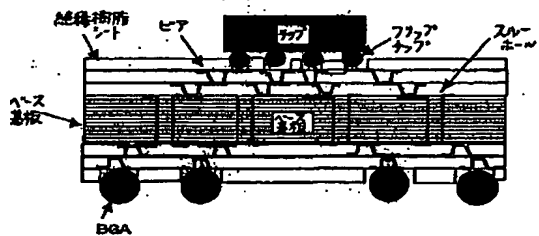
【0071】(6) ベース基板を銅板その他の金属板にすることができ、チップの放熱性を改善することができる。

(7) ベース基板のスルーホール形成がないため、ドリル加工に伴う配線密度の制限がなくなり、配線密度を高密度化できる。即ち、従来はベース基板がコアとして中心に位置するため、配線設計もベース基板の加工能力に依

【図1】



【図3】



存するが、本発明ではコアレスなので、設計の制約が少ない。

【図面の簡単な説明】

【図1】本発明に係る多層配線基板の断面構造の1例を示す模式図である。

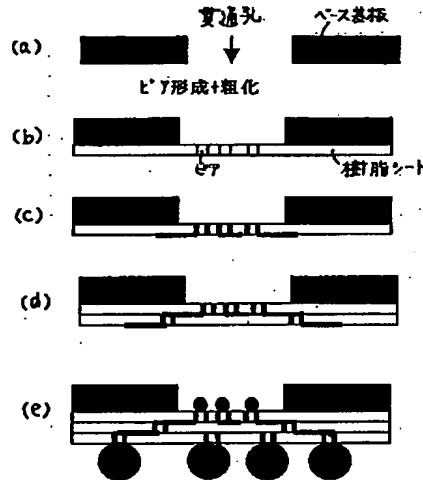
【図2】ビルドアップ法による本発明に係る多層配線基板の製造工程を示す説明図である。

【図3】従来の代表的なビルドアップ基板の断面構造の1例を示す模式図である。

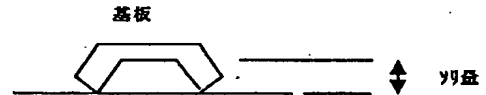
10 【図4】セミアディティブ法による従来のビルドアップ基板の製造工程を示す説明図である。

【図5】基板のソリ量の測定法に関する説明図である。

【図2】

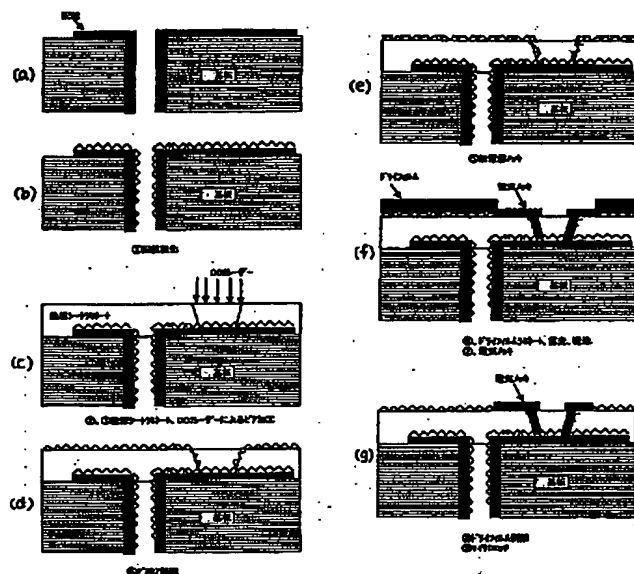


【図5】





【図4】



フロントページの続き

(51) Int. Cl.<sup>7</sup>

H05K 3/46

識別記号

F I

H05K 3/46

テ-マコ-ド (参考)

B

U

N

J

H01L 23/12

Fターム(参考) 5E315 AA11 AA13 BB04 CC14 CC23  
DD11 GG01  
5E336 AA07 BB03 BB19 BC02 BC34  
CC34 CC58 EE08 GG16  
5E346 AA02 AA03 AA04 AA12 AA15  
AA29 AA32 AA43 CC02 CC04  
CC09 CC10 CC17 CC32 CC37  
CC38 CC40 CC54 CC55 DD02  
DD23 DD24 EE38 EE39 FF01  
FF07 FF13 FF17 GG05 GG15  
GG27 GG28 HH05 HH11 HH17  
HH24 HH31